

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-262125

(43)Date of publication of application : 21.11.1991

(51)Int.Cl.

H01L 21/3205

(21)Application number : 02-061943

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 12.03.1990

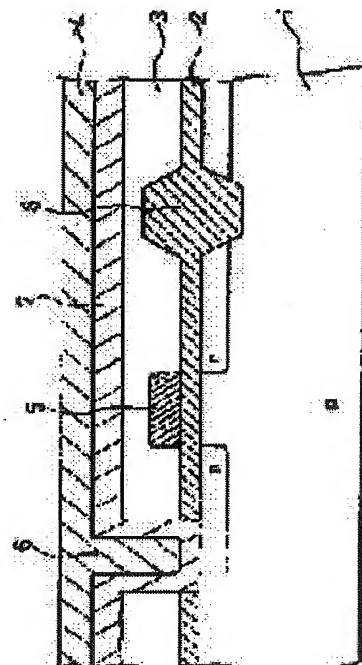
(72)Inventor : MAEKAWA KAZUYOSHI  
OKAMOTO TATSURO

## (54) SEMICONDUCTOR DEVICE

## (57)Abstract:

**PURPOSE:** To augment the strength of a wiring at lower resistance further enhancing the stress migration resistance characteristics and the electromigration resistance characteristics by using CuSi base alloy as a metallic wiring material.

**CONSTITUTION:** An oxide film 2 is formed on a silicon semiconductor 1; next, after forming a gate electrode 3, the first layer insulating film 3 is formed; later the first layer insulating film 3 is selectively etched away and after removing a resist used as a mask, a metallic layer comprising a metallic material different from the wiring material as an upper layer, e.g. a barrier metal 7, is formed; furthermore, later, a metallic wiring 4 comprising CuSi is formed using sputtering process or CVD technology. In these procedures, the Si content in Cu in the CuSi alloy is to be specified at 0.05at%-15at%.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

## ⑫ 公開特許公報(A)

平3-262125

⑤Int.Cl.<sup>5</sup>

識別記号

庁内整理番号

④公開 平成3年(1991)11月21日

H 01 L 21/3205

6810-4M H 01 L 21/88

M

審査請求 未請求 請求項の数 1 (全4頁)

⑤④発明の名称 半導体装置

②特 願 平2-61943

②出 願 平2(1990)3月12日

⑦発明者 前 川 和 義 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・アイ研究所内  
 ⑦発明者 岡 本 龍 郎 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・アイ研究所内  
 ⑦出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号  
 ⑦代 理 人 弁理士 早瀬 憲一

## 明 細 書

## 1. 発明の名称

半導体装置

## 2. 特許請求の範囲

(1) 半導体基板上に素子と、これらの配線層が形成された半導体装置において、

上記配線層がシリコン元素を0.05ないし15at%含む銅・シリコン合金よりなることを特徴とする半導体装置。

## 3. 発明の詳細な説明

(産業上の利用分野)

この発明は、半導体装置に関し、さらに詳しくは、半導体装置における金属配線膜の改良構造に関するものである。

(従来技術)

従来例における配線技術を適用した半導体回路装置のうち、ここでは、特に配線材料として、AlSiあるいはAlSiCuを使用した場合のコンタクトホール部での模式的な断面構成を第2図に示してある。

すなわち、この第2図に示す従来例による装置構成において、1はシリコン半導体基板であり、2はこのシリコン半導体基板1上に形成された、シリコン酸化膜からなる第1層絶縁膜であり、3は層間絶縁膜であり、4はAlSiあるいはAlSiCuを材料として使用した金属配線膜であり、5はゲートであり、6はコンタクトホール部であり、8は素子間分離部である。

ここで、シリコン半導体基板1上での第1層絶縁膜2及び層間絶縁膜3を選択的にエッチングし、そのエッチングマスクに用いたレジストを除去した後、これらの上に第1層金属配線膜4を形成することにより、前記第2図に見られるような断面構造の装置構成が得られる。

しかして、この装置構成の場合、素子構成の微細化の要望にともない、配線断面積が減少し、金属配線部において、エレクトロマイグレーションあるいは、ストレスマイグレーション等、配線の断線が生じ、信頼性に係わる問題が生じてきた。

(発明が解決しようとする課題)

このように、従来のAlSi、AlSiCuを用いた金属配線においては、素子の微細化に伴ない、電流密度の上昇に伴ない、エレクトロマイグレーション、あるいは、配線に加わる応力に起因するストレスマイグレーションといった問題が生じてきた。

またコンタクトホールの微細化に伴ないコンタクト部におけるカバレッジの問題や金属配線膜とシリコン半導体基板間の相互拡散等による界面における安定性及び密着性の問題が生じてきた。

さらには、金属配線部におけるヒロック発生といった問題が生じてきた。

この発明は、上記のような問題点を解消するためになされたもので、金属配線における耐エレクトロマイグレーション特性及び耐ストレスマイグレーション特性の向上が図れ、また配線の強度を高め、低抵抗化することができる半導体装置を得ることを目的とする。

〔課題を解決するための手段〕

この発明に係る半導体装置は、金属配線材とし

て、シリコン元素を0.05ないし15at%含有する銅シリコン合金を用いたものである。

〔作用〕

この発明においては、金属配線材料として、CuSi系合金を用いることにより、配線の強度を向上させかつ、低抵抗化することができ、また耐ストレスマイグレーション特性及び耐エレクトロマイグレーション特性を向上させることができる。

〔実施例〕

以下、この発明を適用した半導体装置の一実施例につき第1図を参照して詳細に説明する。

第1図は、この実施例を適用した半導体装置の概要を模式的に示す断面構造図であり、この第1図の実施例において、前記第2図の構成と同一または相当部分を示している。

この第1図の実施例においても、シリコン半導体1上にあつて、まず、酸化膜層2を形成し、次にゲート電極3を形成した後、層間絶縁膜としての第1層絶縁膜3を形成し、その後、第1層絶縁膜を選択的にエッチングし、そのマスクに用いた

3

レジストを除去した後に、これらの上層として配線材と異なる金属材料からなる金属層、例えばバリアメタル7を形成し、更にその後スパッタあるいはCVD技術を用いてCuSiにより金属配線4を形成する。

以上のように構成されるこの実施例装置においては、金属配線部における強度を向上させることができる。同時に、耐ストレスマイグレーション特性及び耐エレクトロマイグレーション特性を向上させることができる。また例えばCu-1at%Siの電気抵抗率は $1.73\mu\Omega\text{cm}$ であり、Al-1at%Siの電気抵抗率は $2.73\mu\Omega\text{cm}$ であり、CuSi合金は、AlSi合金に比べ低抵抗であるので、金属配線部における電気信号の伝達遅延及び発熱を抑えることができる。

また、コンタクトホール部において配線材料とは異なる材料であるTi、Ta、Mo、W等の高融点金属あるいはこれらの金属の窒化物、珪素物、炭素物ホウ化物等の金属材料よりなる金属層を配線膜の下層に形成することにより、配線膜におい

5

4

てヒロックの発生を抑制し、また配線膜にかかる応力を緩和し断線を防止し、耐ストレスマイグレーション特性及び耐エレクトロマイグレーション特性を向上させることができる。更には、配線膜と下層絶縁膜との界面における相互拡散を防止し、界面における安定性及び密着性を向上させ、またヒロックの発生を防止する。

更に金属配線材として、CuSi系合金にCu、Si以外の元素を添加した合金を用いることにより、結晶粒界に不純物元素を析出させ、配線の強度を向上させると共に、粒内の不純物含有量を低減し、低抵抗化することができる。また、添加元素によるヒロックの発生の低減もはかれる。

ここで、本発明におけるCu中へのSi含有量を0.5at%～15at%と規定したが、これは、以下に示す理由による。

第1の理由は、純銅(99.95%Cu)の引張強度は $21.7\text{kg}/\text{mm}^2$ であるのに対し、Cu-0.5at%Si合金の引張強度は $40.0\text{kg}/\text{mm}^2$ 程度とSi含有量が0.5at%を越える

6

あたりから、本発明に有効な効果を発揮しだすからである。

第2の理由は、第3図に示すCuSi系合金の平衡状態図から明らかなように、Cuを11.25%以上含有された場合、 $\beta$ 相あるいは $\gamma$ 、 $\delta$ 、 $\kappa$ 等の組織が析出し、配線強度は上昇するが、Cu-15at%Si合金の電気抵抗率は $3.2\mu\Omega\text{cm}$ となり、Cu中のSi濃度が15at%を越えると、配線材として使用するのには困難となるからである。

以上の理由により、CuSi合金中のSi濃度を0.5~15at%と定めた。

なお、上記実施例では、第一層金属配線の場合について説明したが、多層配線の場合にも上記実施例と同様の効果を奏する。

また、上記実施例では基板にシリコン基板を用いた場合について説明したが、基板として石英・サファイア等を使用した場合、また下層導体層としてPoly Si、高融点金属及びそのシリサイドを使用した場合にも、上記実施例と同様の効

果を奏する。

更に、上記実施例では、金属配線材としてCuSi(0~15at%Si)系合金を用いた場合について説明したが、CuSiに第3元素として添加する元素としては、Ti、Te、Ta、Ag、Pt等を添加した場合、上記実施例に示した効果が得られる。なお、添加量は0.01at%程度から上記実施例に述べた効果を発揮し、2at%程度以上添加すると配線材が脆化するため、0.01~2at%と規定する。

(発明の効果)

以上のように、この発明に係る半導体装置によれば、金属配線材料としてCuSi(0.05~15at%Si)系合金を用いたので、配線の強度を高め、かつ低抵抗化することができる。同時に耐ストレスマイグレーション特性及び耐エレクトロマイグレーション特性の向上が図れる。

#### 4. 図面の簡単な説明

第1図はこの発明の実施例を適用した半導体装置の概要を模式的に示す断面構造図、第2図は従

7

8

来例による同上半導体装置の概要を模式的に示す断面構造図、また第3図は、Cu-Si系合金の平衡状態図である。

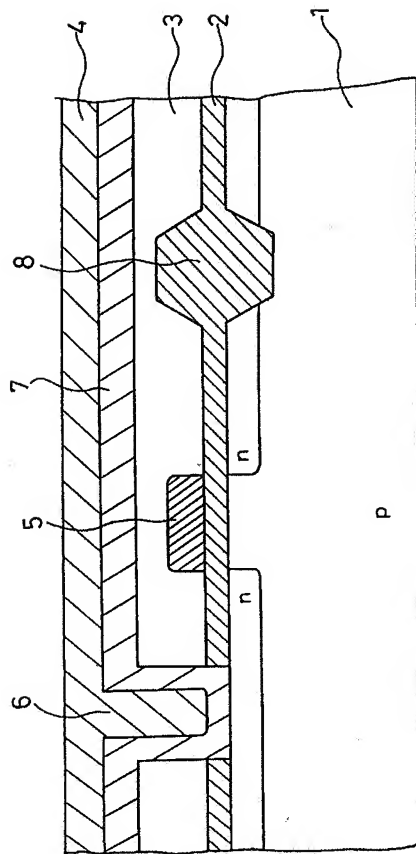
1…シリコン半導体基板、2…Si酸化膜、3…層間絶縁膜、4…第1層金属配線膜、5…ゲート電極、6…コンタクトホール、7…金属層、8…素子間分離部。

なお図中同一符号は同一又は相当部分を示す。

代理人 早瀬 憲一

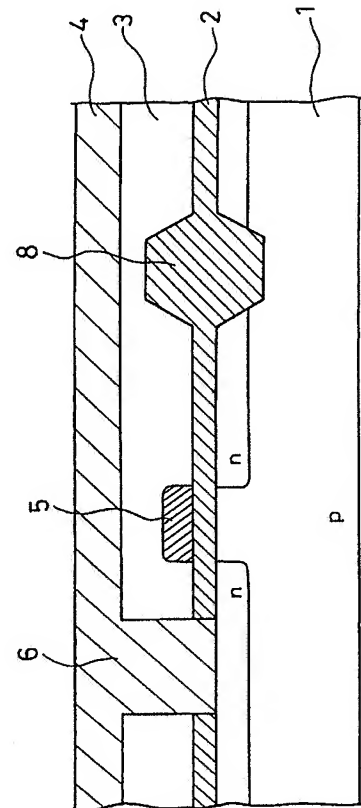
9

第 1 図



- 1: シリコン半導体基板  
2: Si 酸化膜  
3: 層間絶縁膜  
4: 第 1 層金属配線膜  
5: ゲート電極  
6: コンタクトホール  
7: 金属層  
8: 第 2 層金属配線膜

第 2 図



第 3 図

